

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-305681

(43)Date of publication of application : 05.11.1999

(51)Int.Cl.

G09F 9/00
G02F 1/1345
G02F 1/136
G09F 9/35

(21)Application number : 10-122727

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 17.04.1998

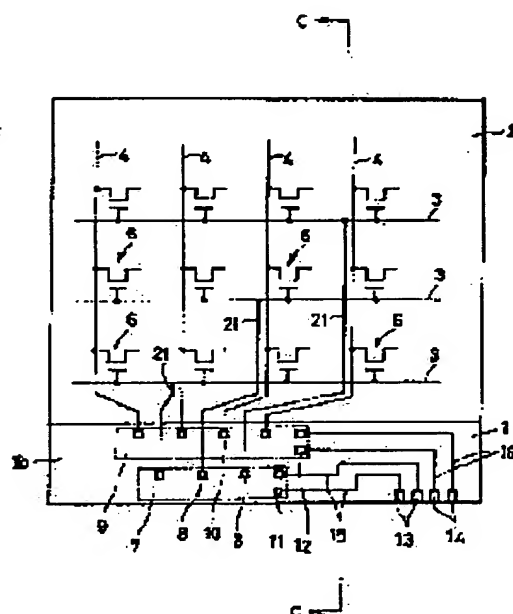
(72)Inventor : SATO MINORU

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the size of a substrate and also to shorten the width of a frame by forming a terminal array area arraying the connection terminals of both lines on one side of a display area of the substrate.

SOLUTION: In a liquid crystal display(LCD) device, only the lower side part of a lower substrate 1 is projected from an upper substrate 2 as a projection part 1b forming a terminal array area. Basically auxiliary scanning lines 21 are formed on the upper surface of an insulating film applied to respective data signal lines 4 in parallel with the lines 4 simultaneously with the formation of the lines 4. In this case, the upper end part of each auxiliary scanning signal line 21 is connected to its corresponding scanning signal line 3 through a contact hole formed on the insulating film. The lower end part of the line 21 is connected to an output side connection terminal 8 formed in a semiconductor chip loading area 7 consisting of a prescribed area on the projection part 1b of the lower substrate 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-305681

(43) 公開日 平成11年(1999)11月5日

(51) Int.Cl.⁶
 G 0 9 F 9/00 3 4 6
 G 0 2 F 1/1345
 1/136 5 0 0
 G 0 9 F 9/35 3 0 2

F I
 G 0 9 F 9/00 3 4 6 E
 G 0 2 F 1/1345
 1/136 5 0 0
 G 0 9 F 9/35 3 0 2

審査請求 未請求 請求項の数10 F D (全 9 頁)

(21) 出願番号 特願平10-122727

(22) 出願日 平成10年(1998)4月17日

(71) 出願人 000001443

カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号

(72) 発明者 佐藤 稔

東京都八王子市石川町2951番地の5 カシ
 オ計算機株式会社八王子研究所内

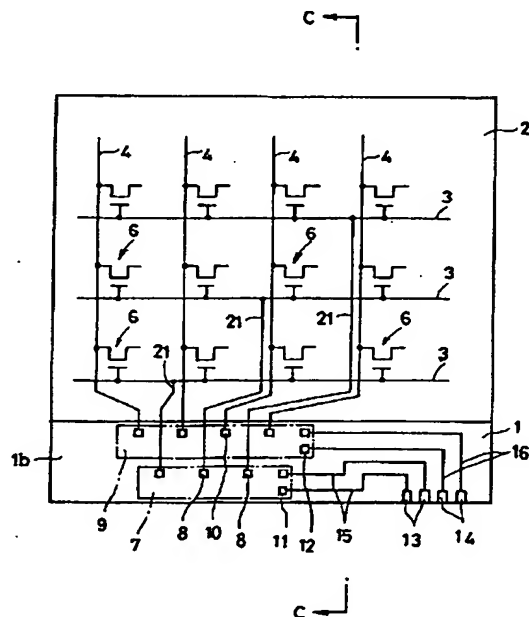
(74) 代理人 弁理士 杉村 次郎

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 アクティブマトリクス型液晶表示装置の額縁の幅を小さくする。

【解決手段】 下側基板1の下辺部のみが上側基板2から突出され、この突出部1b上の半導体チップ搭載領域7、9内には出力側接続端子8、10が設けられている。すなわち、下側基板1上には下側の走査信号ライン3と上側のデータ信号ライン4とがその間に絶縁膜を介在された状態で互いに直交して設けられている。データ信号ライン4の各間における絶縁膜の上面には補助走査信号ライン21が設けられている。補助走査信号ライン21の上端部は、対応する走査信号ライン3に、絶縁膜に形成されたコンタクトホールを介して接続されている。補助走査信号ライン21の下端部及びデータ信号ライン4の下端部は出力側接続端子8、10に接続されている。



【特許請求の範囲】

【請求項1】 基板上に複数の下部ラインと複数の上部ラインとがその間に絶縁膜が介在された状態で互いに直交して設けられ、前記両ラインに接続されたスイッチング素子及び該スイッチング素子によって駆動される表示要素がマトリクス状に配列された表示領域を有する表示装置において、前記基板の表示領域の一边側に前記両ラインの接続端子が配列された端子配列領域を設けたことを特徴とする表示装置。

【請求項2】 請求項1記載の発明において、前記絶縁膜上に前記上部ラインと平行に形成され、前記下部ラインのいずれかに接続された複数の補助ラインを設け、前記補助ライン及び前記上部ラインの接続端子を前記端子配列領域に設けたことを特徴とする表示装置。

【請求項3】 請求項1記載の発明において、前記下部ラインと同一面に前記下部ラインと平行に形成され、前記上部ラインのいずれかに接続された複数の補助ラインを設け、前記補助ライン及び前記下部ラインの接続端子を前記端子配列領域に設けたことを特徴とする表示装置。

【請求項4】 請求項1記載の発明において、前記絶縁膜を上層と下層の層構造とし、上層絶縁膜上に前記上部ラインを設け、下層絶縁膜上に複数の補助ラインを設け、前記各補助ラインを前記下部ラインのいずれかに接続し、前記補助ライン及び前記上部ラインの接続端子を前記端子配列領域に設けたことを特徴とする表示装置。

【請求項5】 請求項1記載の発明において、前記絶縁膜を上層と下層の層構造とし、上層絶縁膜上に前記上部ラインを設け、下層絶縁膜上に複数の補助ラインを設け、前記各補助ラインを前記上部ラインのいずれかに接続し、前記補助ライン及び前記下部ラインの接続端子を前記端子配列領域に設けたことを特徴とする表示装置。

【請求項6】 請求項1記載の発明において、前記下部ラインと同一面に前記下部ラインと直交する方向に延出され、前記下部ラインのいずれかと接続され残りのものとは分離された複数の第1補助ラインを設け、前記各第1補助ラインの分離された領域を橋渡しする第2補助ラインを設け、前記上部ライン及び前記第1または第2補助ラインの接続端子を前記端子配列領域に設けたことを特徴とする表示装置。

【請求項7】 請求項1記載の発明において、前記絶縁膜上に前記上部ラインと直交する方向に延出され、前記上部ラインのいずれかと接続され残りのものとは分離された複数の第1補助ラインを設け、前記各第1補助ラインの分離された領域を橋渡しする第2補助ラインを設け、前記下部ライン及び前記第1または第2補助ラインの接続端子を前記端子配列領域に設けたことを特徴とする表示装置。

【請求項8】 請求項1～7のいずれかに記載の発明において、前記各接続端子に接続され、前記下部ラインに

信号を供給する半導体チップ及び前記上部ラインに信号を供給する半導体チップのすくなくとも一方を前記基板の前記端子配列領域上に搭載したことを特徴とする表示装置。

【請求項9】 請求項1～7のいずれかに記載の発明において、前記接続端子に接続され、前記下部ライン及び前記上部ラインに信号を供給する半導体チップを前記基板の前記端子配列領域上に搭載したことを特徴とする表示装置。

10 【請求項10】 請求項1～7のいずれかに記載の発明において、一面側に前記上部ライン及び前記下部ラインの接続端子に接続される端子が形成されたフレキシブル配線基板により駆動回路を接合したことを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は液晶表示装置等の表示装置に関する。

【0002】

20 【従来の技術】図13は従来のアクティブマトリクス型の液晶表示装置の一例の一部の等価回路の平面図を示し、図14はそのF-F線に沿う一部の断面図を示したものである。この液晶表示装置は、ガラスや樹脂等からなる下側と上側の2枚の基板1、2が互いに貼り合わされ、その間に液晶（図示せず）が封入された構造となっている。この場合、下側基板1の図13における右辺部及び下辺部は上側基板2から突出され、端子配列領域を形成する突出部1a、1bとなっている。そして、上側基板2の下側における下側基板1上の表示領域には複数の走査信号ライン（下部ライン）3と複数のデータ信号ライン（上部ライン）4とがその間に絶縁膜5を介在された状態で互いに直交して設けられ、両ライン3、4に接続された薄膜トランジスタ（スイッチング素子）6及びこの薄膜トランジスタ6によって駆動される画素電極（表示要素、図示せず）がマトリクス状に配列されている。この場合、図13に示すように、走査信号ライン3は行方向に延びて配置され、その右端部は下側基板1の突出部1a上の一点鎖線で示す半導体チップ搭載領域7内に設けられた出力側接続端子8に接続されている。データ信号ライン4は列方向に延びて配置され、その下端部は下側基板1の突出部1b上の一点鎖線で示す半導体チップ搭載領域9内に設けられた出力側接続端子10に接続されている。半導体チップ搭載領域7、9内に設けられた入力側接続端子11、12は、下側基板1上の下辺部の右側に設けられた外部接続端子13、14に引き回し線15、16を介して接続されている。なお、図示していないが、半導体チップ搭載領域7上には走査信号ライン3に走査信号を供給する半導体チップが搭載され、半導体チップ搭載領域9上にはデータ信号ライン4にデータ信号を供給する半導体チップが搭載され、外部

接続端子13、14の部分にはフレキシブル配線基板の一端部が接合されている。

【0003】

【発明が解決しようとする課題】しかしながら、従来のこのような液晶表示装置では、図13に示すように、下側基板1の右辺部からなる突出部1a上に行方向に延びる走査信号ライン3の出力側接続端子8等を設け、下側基板1の下辺部からなる突出部1b上に列方向に延びるデータ信号ライン4の出力側接続端子10等を設けているので、下側基板1の右辺部及び下辺部を上側基板2から突出させる必要があり、下側基板1のサイズが比較的大きくなり、ひいては額縁の幅が大きくなってしまおうという問題があった。この発明の課題は、額縁の幅を小さくすることである。

【0004】

【課題を解決するための手段】この発明は、基板上に複数の下部ラインと複数の上部ラインとがその間に絶縁膜が介在された状態で互いに直交して設けられ、前記両ラインに接続されたスイッチング素子及び該スイッチング素子によって駆動される表示要素がマトリクス状に配列された表示領域を有する表示装置において、前記基板の表示領域の一辺側に前記両ラインの接続端子が配列された端子配列領域を設けたものである。この発明によれば、基板の表示領域の一辺側に両ラインの接続端子が配列された端子配列領域を設けているので、基板の表示領域の二辺側に端子配列領域を設ける場合と比較して、基板のサイズを小さくすることができ、ひいては額縁の幅を小さくすることができる。

【0005】

【発明の実施の形態】図1はこの発明の第1実施形態における液晶表示装置の要部の等価回路的平面図を示し、図2はそのC-C線に沿う一部の断面図を示したものである。これらの図において、図13及び図14と同一名称部分には同一の符号を付し、その説明を適宜省略する。この液晶表示装置では、下側基板1の図1における下辺部のみが上側基板2から突出され、端子配列領域を形成する突出部1bとなっている。そして、基本的には、データ信号ライン4の各間における絶縁膜5の上面には補助走査信号ライン21がデータ信号ライン4と平行に且つデータ信号ライン4の形成と同時に形成されて設けられている。この場合、図2に示すように、補助走査信号ライン21の上端部は、対応する走査信号ライン3に、絶縁膜5に形成されたコンタクトホール22を介して接続されている。補助走査信号ライン21の下端部は、下側基板1の突出部1b上の所定の領域からなる半導体チップ搭載領域7内に設けられた出力側接続端子8に接続されている。これにより、走査信号ライン3は補助走査信号ライン21を介して半導体チップ搭載領域7内に設けられた出力側接続端子8に接続されている。データ信号ライン4の下端部は、下側基板1の突出部1b

上の他の所定の領域からなる半導体チップ搭載領域9内に設けられた出力側接続端子10に接続されている。この場合、2種類の出力側接続端子8、10は1つおきで千鳥状に配列されている。半導体チップ搭載領域7、9内に設けられた入力側接続端子11、12は、下側基板1の突出部1b上の右側に設けられた外部接続端子13、14に引き回し線15、16を介して接続されている。

【0006】このように、この液晶表示装置では、下側基板1の図1における下辺部のみを上側基板2から突出させ、この突出部1b上に走査信号ライン3及びデータ信号ライン4の出力側接続端子8、10を設けているので、図13に示す従来のように、下側基板1の二辺部1a、1bを上側基板2から突出させる場合と比較して、下側基板1のサイズを小さくすることができ、ひいては額縁の幅を小さくすることができる。ところで、データ信号ライン4及び補助走査信号ライン21をアルミニウム等の非透過性金属によって形成する場合には、開口率になるべく低下しないようにするために、補助走査信号ライン21をデータ信号ライン4になるべく近づけて配置するのが望ましい。

【0007】なお、上記第1実施形態では、データ信号ライン4の各間における絶縁膜5の上面に補助走査信号ライン21を設けた場合について説明したが、これに限らず、次に説明するこの発明の第2実施形態のように、データ信号ライン4の各下における絶縁膜5中に補助走査信号ライン21を設けるようにしてもよい。すなわち、図3はこの発明の第2実施形態における液晶表示装置の要部の等価回路的平面図を示し、図4(A)はその一部の平面図を示し、図5は図4(A)のD-D線に沿う断面図を示したものである。これらの図において、図1及び図2と同一名称部分には同一の符号を付し、その説明を適宜省略する。ただし、図3においては、図示の都合上、データ信号ライン4と補助走査信号ライン21とを離間させているが、実際は、データ信号ライン4下に補助走査信号ライン21が設けられている。

【0008】この第2実施形態では、絶縁膜5は下層絶縁膜5Aと上層絶縁膜5Bとからなっている。そして、走査信号ライン3を含む下側基板1の上面には下層絶縁膜5Aが設けられ、下層絶縁膜5Aの上面の所定の箇所（データ信号ライン4下となる部分）には補助走査信号ライン21が設けられており、この状態の平面図の一部を図4(B)に示す。この場合、図4(B)及び図5に示すように、補助走査信号ライン21の上端部は、対応する走査信号ライン3に、下層絶縁膜5Aに形成されたコンタクトホール22Aを介して接続されている。補助走査信号ライン21の下端部は、下側基板1の突出部1b上の所定の領域からなる半導体チップ搭載領域7内に設けられた出力側接続端子8に接続されている。これにより、走査信号ライン3は補助走査信号ライン21を介

して半導体チップ搭載領域7内に設けられた出力側接続端子8に接続されている。補助走査信号ライン21を含む下層絶縁膜5Aの上面には上層絶縁膜5Bが設けられ、上層絶縁膜5Bの上面の所定の箇所(補助走査信号ライン21及びその延長線上)にはデータ信号ライン4が設けられている(図4(A)、(B)及び図5参照)。

【0009】このように、この第2実施形態では、補助走査信号ライン21上に上層絶縁膜5Bを介してデータ信号ライン4を設けているので、つまりデータ信号ライン4下に補助走査信号ライン21をその間に上層絶縁膜5Bを介在させて設けているので、データ信号ライン4及び補助走査信号ライン21をアルミニウム等の非透過性金属によって形成しても、開口率が低下しないようにすることができる。

【0010】ところで、上記第2実施形態では、絶縁膜5を下層絶縁膜5Aと上層絶縁膜5Bの2層構造とし、且つ、下層絶縁膜5Aの上面に補助走査信号ライン21を設けているので、製造工程数が増加することになる。そこで、次に、製造工程数を増加することなく、開口率が低下しないようにすることができるこの発明の第3実施形態について説明する。図6はこの発明の第3実施形態における液晶表示装置の要部の等価回路の平面図を示し、図7(A)はその一部の平面図を示し、図8は図7(A)のE-E線に沿う断面図を示したものである。これらの図において、図1及び図2と同一名称部分には同一の符号を付し、その説明を適宜省略する。ただし、図6においては、図示の都合上、データ信号ライン4と符合21Aで示す補助走査信号ラインとを離間させているが、実際は、データ信号ライン4下に符合21Aで示す補助走査信号ラインが設けられている。

【0011】この第3実施形態では、下側基板1の上面の所定の箇所(データ信号ライン4下となる部分)に第1補助走査信号ライン21Aが走査信号ライン3の形成と同時に形成されて設けられ、その上面に絶縁膜5が設けられており、この状態の平面図の一部を図7(B)に示す。すなわち、まず下側基板1の上面にライン形成用の金属膜を成膜し、次いでフォトリソグラフィによりこの金属膜から走査信号ライン3及び第1補助走査信号ライン21Aを同時に形成し、次いでその上面に絶縁膜5を形成する。この場合、第1補助走査信号ライン21Aは、対応する走査信号ライン3と直接接続され、対応しない走査信号ライン3とは分離されている。また、第1補助走査信号ライン21Aの各分離部には走査信号ライン3と平行な方向に延びる平行部21aが設けられ、これらの平行部21aの先端部に対応する部分における絶縁膜5にはコンタクトホール22Bが設けられている。そして、データ信号ライン4の近傍における絶縁膜5の上面の所定の箇所には第2補助走査信号ライン21Bがデータ信号ライン4と平行に且つデータ信号ライン4の

形成と同時に形成されて設けられている。すなわち、この場合も、まず絶縁膜5の上面にライン形成用の金属膜を成膜し、次いでフォトリソグラフィによりこの金属膜からデータ信号ライン4及び第2補助走査信号ライン21Bを同時に形成する。この場合、第2補助走査信号ライン21Bの両端部は、第1補助走査信号ライン21Aの分離部における2つの平行部21aにコンタクトホール22Bを介して接続されている(図7(A)、(B)及び図8参照)。つまり、第2補助走査信号ライン21Bは第1補助走査信号ライン21Aの分離された領域に橋渡しされている。

【0012】このように、この第3実施形態では、絶縁膜5を1層とし、且つ、第1補助走査信号ライン21Aを走査信号ライン3の形成と同時に形成するとともに、第2補助走査信号ライン21Bをデータ信号ライン4の形成と同時に形成しているため、製造工程数が増加しないようにすることができる。また、補助走査信号ラインの大部分を占める第1補助走査信号ライン21Aをデータ信号ライン4下に設け、この第1補助走査信号ライン21Aの分離部である2つの平行部21aを接続する第2補助走査信号ライン21Bをデータ信号ライン4の近傍に該データ信号ライン4と平行に設けているので、開口率がほとんど低下しないようにすることができる。

【0013】なお、上記第1～第3実施形態では、例えば図1に示すように、下側基板1の突出部1b上に2つの半導体チップ搭載領域7、8を設け、2種類の出力側接続端子8、10を1つおきに千鳥状に配列した場合について説明したが、これに限定されるものではない。例えば、図9に示すこの発明の第4実施形態のように、下側基板1の突出部1b上に1つの半導体チップ搭載領域23を設け、この半導体チップ搭載領域23内の所定の箇所に2種類の出力側接続端子8、10を1つおきで直線状に配列し、且つ、半導体チップ搭載領域23内の他の所定の箇所に2種類の入力側接続端子11、12を配置し、半導体チップ搭載領域23に走査信号及びデータ信号を供給する1つの半導体チップ(図示せず)を搭載するようにしてもよい。このようにした場合には、半導体チップを1つ搭載すればよいので、半導体チップ搭載工程を簡略化することができる。

【0014】また、上記第2及び第3実施形態では、例えば図3に示すように、2種類の出力側接続端子8、10を1つおきに千鳥状に配列し、この2種類の出力側接続端子8、10にそれぞれ接続されるデータ信号ライン4の下端側と補助走査信号ライン21(図6の場合には、第2補助走査信号ライン21B)の下端側とが互いに交差しないように配置した場合について説明したが、これに限定されるものではない。例えば、図10に示すこの発明の第5実施形態のように、データ信号ライン4の下端側と補助走査信号ライン21(図6の場合には、第2補助走査信号ライン21B)の下端側とが互いに交

差するように配置してもよい。なお、図10において、図3と同一名称部分には同一の符号を付し、その説明を適宜省略する。

【0015】この第5実施形態を説明するに、まず、図3～図5に示す第2実施形態の場合には、上述したように、絶縁膜5を下層絶縁膜5Aと上層絶縁膜5Bの2層構造とし、データ信号ライン4と補助走査信号ライン21とをその間に介在された上層絶縁膜5Bによって互いに絶縁しているので、データ信号ライン4と補助走査信号ライン21とを互いに交差させても短絡することはない。したがって、図10に示すように、データ信号ライン4の下端側と補助走査信号ライン21の下端側とを互いに交差するように配置することができる。一方、図6～図8に示す第3実施形態の場合には、上述したように、絶縁膜5下に第1補助走査信号ライン21Aを設け、データ信号ライン4と第1補助走査信号ライン21Aとをその間に介在された絶縁膜5によって互いに絶縁しているので、データ信号ライン4と第1補助走査信号ライン21Aとを互いに交差させても短絡することはない。したがって、この場合も、データ信号ライン4の下端側と第1補助走査信号ライン21Aの下端側とを互いに交差するように配置することができる。

【0016】ところで、図10に示す半導体チップ搭載領域9においては、上辺部に出力側接続端子10を設け、右辺部に入力側接続端子12を設けており、図13に示す従来の場合と同じ配列である。ただし、図示の都合上、半導体チップ搭載領域9のサイズを異ならせているが、実際は同じである。したがって、図10に示す半導体チップ搭載領域9上に、図13に示す従来の場合と同じ半導体チップを搭載することができる。また、図10に示す半導体チップ搭載領域7においては、上辺部に出力側接続端子8を設け、左辺部に入力側接続端子11を設けており、図13に示す従来の場合の半導体チップ搭載領域7を時計方向に90°回転させると、同じ配列となる。ただし、この場合も、図示の都合上、半導体チップ搭載領域7のサイズを異ならせているが、実際は同じである。したがって、この場合も、図10に示す半導体チップ搭載領域7上に、図13に示す従来の場合と同じ半導体チップを搭載することができる。なお、図10において、2つの半導体チップ搭載領域7、9上に1つの半導体チップを搭載するようにしてもよい。この場合、例えば図9に示すように、2種類の入力側接続端子11、12を右側に集めてもよい。

【0017】次に、図11はこの発明の第6実施形態における液晶表示装置の要部の等価回路的平面図を示したものである。この図において、図1と同一名称部分には同一の符号を付し、その説明を適宜省略する。この液晶表示装置でも、下側基板1の図11における下辺部のみが上側基板2から突出され、端子配列領域を形成する突出部1bとなっている。そして、データ信号ライン4の

下端部及び補助走査信号ライン21の下端部は、下側基板1の突出部1b上の下辺部の中央部に設けられた外部接続端子31、32に接続されている。この場合、外部接続端子31、32は、基本的には、交互に配列されている。

【0018】このように、この液晶表示装置では、下側基板1の図11における下辺部のみを上側基板2から突出させ、この突出部1b上に2種類の外部接続端子31、32を設けているので、下側基板1の2辺部を上側基板2から突出させる場合と比較して、下側基板1のサイズを小さくすることができ、ひいては額縁の幅を小さくすることができる。

【0019】次に、図12は図11に示す液晶表示装置に接合するフレキシブル配線基板の一例の平面図を示したものである。このフレキシブル配線基板41はフィルム基板42を備えている。フィルム基板42の一端部の下面には、図11に示す外部接続端子31、32の配列に応じて、出力側接続端子43、44が設けられている。フィルム基板42の下面及び上面の各所定の箇所には半導体チップ45、46が搭載されている。フィルム基板42の他端部に形成されたアウトリードホール47の部分の下面及び上面の各所定の箇所には入力側接続端子48、49が架け渡されて設けられている。出力側接続端子43と半導体チップ45とは、フィルム基板42の下面に設けられた引き回し線50を介して接続されている。出力側接続端子44と半導体チップ46とは、フィルム基板42の下面に設けられた引き回し線51、フィルム基板42の所定の箇所に設けられたスルーホール導通部52、フィルム基板42の上面に設けられた引き回し線53を介して接続されている。半導体チップ45と入力側接続端子48とは、フィルム基板42の下面に設けられた引き回し線54を介して接続されている。半導体チップ46と入力側接続端子49とは、フィルム基板42の上面に設けられた引き回し線55を介して接続されている。

【0020】そして、フレキシブル配線基板41の一端部下面つまり出力側接続端子43、44の部分は、図11に示す液晶表示パネルの下側基板1の突出部1bの外部接続端子31、32の部分に図示しない異方導電性接着剤を介して接合される。また、フレキシブル配線基板41の他端部つまり入力側接続端子48、49の部分は、図示しない回路基板に半田等を介して接合される。このように、1つのフレキシブル配線基板41を介して、液晶表示パネルと回路基板とを電気的に接続することができるので、フレキシブル配線基板41と液晶表示パネルとの接合及びフレキシブル配線基板41と回路基板との接合は共に1回で済むことになる。

【0021】なお、上記第6実施形態では、補助走査信号ライン21の部分を図1に示す第1実施形態の場合と同じとした場合について説明したが、これに限らず、図

3～図5に示す第2実施形態の場合と同じとしてもよく、また図6～図8に示す第3実施形態の場合と同じとしてもよく、さらに図10に示す第5実施形態の場合と同じとしてもよいことはもちろんである。

【0022】また、上記各実施形態では、下側基板1の下辺部のみを上側基板2から突出させ、この突出部1b上に端子配列領域を設けた場合について説明したが、これに限らず、下側基板1の右辺部のみを上側基板2から突出させ、この突出部上に端子配列領域を設けるようにしてもよい。例えば、図1を参照して説明すると、下側基板1の上面に補助データ信号ラインを走査信号ライン3と平行に設け、補助データ信号ラインの左端部を対応するデータ信号ライン4に接続し、補助データ信号ラインの右端部及び走査信号ライン3の右端部を下側基板1の右辺突出部上の端子配列領域に設けられた2種類の出力側接続端子に接続するようにしてもよい。また、図3を参照して説明すると、絶縁膜を上層と下層の2層構造とし、上層絶縁膜の上面にデータ信号ライン4を設け、下層絶縁膜の上面に補助データ信号ラインを走査信号ライン3と平行に設け、補助データ信号ラインの左端部を対応するデータ信号ライン4に接続し、補助データ信号ラインの右端部及び走査信号ライン3の右端部を下側基板1の右辺突出部上の端子配列領域に設けられた2種類の出力側接続端子に接続するようにしてもよい。また、図6を参照して説明すると、絶縁膜の上面に第1補助データ信号ラインを、データ信号ライン4と直交させて、且つ、対応するデータ信号ライン4に直接接続するとともに、対応しないデータ信号ライン4とは分離させて設け、走査信号ライン3と同一面に第2補助データ信号ラインを設けて各第1補助データ信号ラインの分離された領域を橋渡しし、第1補助データ信号ラインの右端部及び走査信号ライン3の右端部を下側基板1の右辺突出部上の端子配列領域に設けられた2種類の出力側接続端子に接続するようにしてもよい。さらに、上記第4～第6実施形態の場合と同様にすることもできる。加えて、この発明は、液晶表示装置に限らず、エレクトロルミネセンス表示装置等の他の表示装置にも適用することができる。

【0023】

【発明の効果】以上説明したように、この発明によれば、基板の表示領域の一边側に両ラインの接続端子が配列された端子配列領域を設けているので、基板の表示領域の二辺側に端子配列領域を設ける場合と比較して、基板のサイズを小さくすることができ、ひいては額縁の幅を小さくすることができる。

【図面の簡単な説明】

【図1】この発明の第1実施形態における液晶表示装置の要部の等価回路的平面図。

【図2】図1のC-C線に沿う断面図。

【図3】この発明の第2実施形態における液晶表示装置の要部の等価回路的平面図。

【図4】(A)は図3の一部の平面図、(B)は図(A)中のデータ信号ライン及び上層絶縁膜を取り除いた状態の平面図。

10 【図5】図4(A)のD-D線に沿う断面図。

【図6】この発明の第3実施形態における液晶表示装置の要部の等価回路的平面図。

【図7】(A)は図6の一部の平面図、(B)は図(A)中のデータ信号ライン及び第2補助走査信号ラインを取り除いた状態の平面図。

【図8】図7(A)のE-E線に沿う断面図。

【図9】この発明の第4実施形態における液晶表示装置の要部の等価回路的平面図。

20 【図10】この発明の第5実施形態における液晶表示装置の要部の等価回路的平面図。

【図11】この発明の第6実施形態における液晶表示装置の要部の等価回路的平面図。

【図12】図11に示す液晶表示装置に接合するフレキシブル配線基板の一例の平面図。

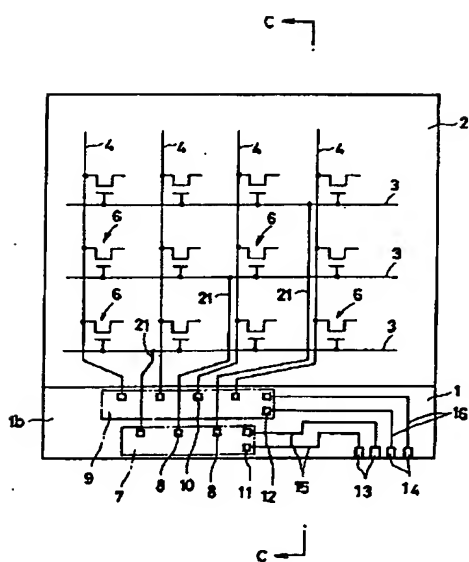
【図13】従来の液晶表示装置の一例の一部の等価回路的平面図。

【図14】図13のF-F線に沿う一部の断面図。

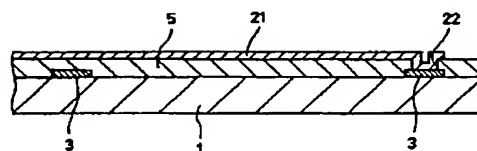
【符号の説明】

- 1 下側基板
- 1b 突出部
- 2 上側基板
- 3 走査信号ライン
- 4 データ信号ライン
- 5 絶縁膜
- 5A 下層絶縁膜
- 5B 上層絶縁膜
- 6 薄膜トランジスタ
- 7、9 半導体チップ搭載領域
- 8、10 出力側接続端子
- 11、12 入力側接続端子
- 13、14 外部接続端子
- 21 補助走査信号ライン
- 21A 第1補助走査信号ライン
- 21B 第2補助走査信号ライン

【図1】

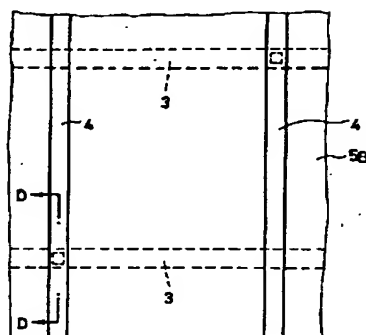


【図2】

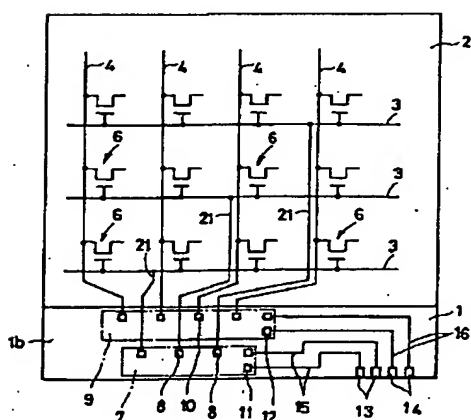


【図4】

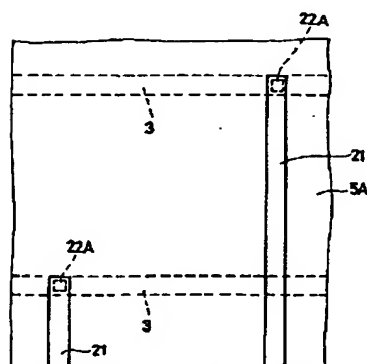
(A)



【図3】

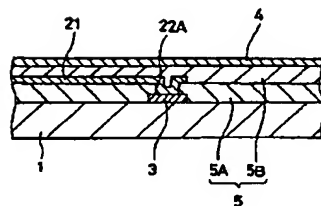


(B)

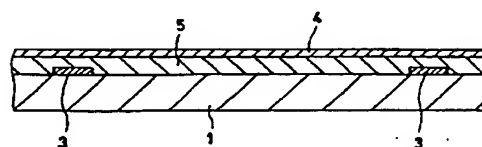
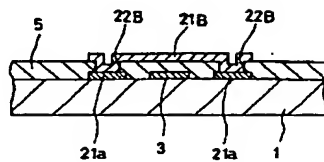


【図14】

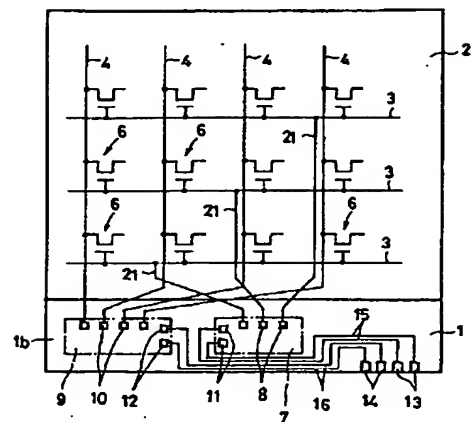
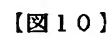
【図5】



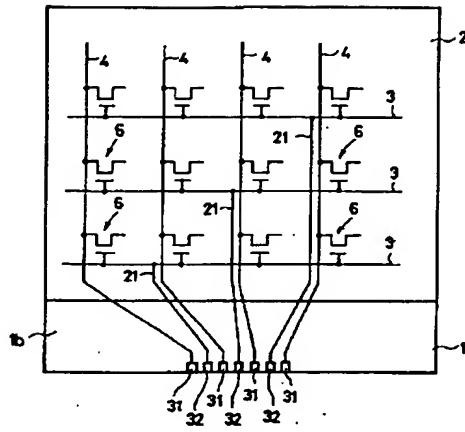
【図8】



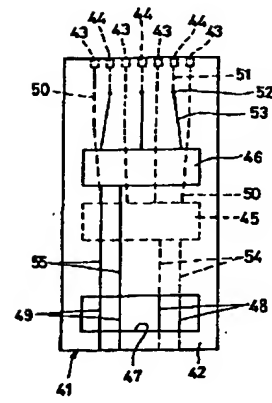
【図7】



【図11】



【図12】



【図13】

